

ケーススタディ

ハイパフォーマンス・コンピューティング
政府/科学研究



Software

ルーフライン解析を利用した アプリケーション・パフォーマンスの最適化

NERSC はインテル® Parallel Studio XE とインテル® Advisor を利用して科学アプリケーションのパフォーマンスをインテル® Xeon Phi™ プロセッサで最大 35% 向上



国立エネルギー研究科学計算センター (NERSC) は、米国エネルギー省の科学局の主要科学計算施設です。ローレンス・バークレー国立研究所に設置された NERSC の設備を、燃焼、気候モデリング、融合エネルギー、材料科学、物理学、化学、計算生物学、その他の分野の広範な問題を研究する、国立研究所および大学の 6,000 人以上の科学者が利用しています。

NERSC では、インテル® Xeon Phi™ プロセッサのピーク・パフォーマンスにアプリケーションを最適化するという目標を達成するため、インテル® Parallel Studio XE ソフトウェア・スイートに含まれるインテル® Advisor のルーフライン解析モデルを使用しました。ルーフライン・モデルは、ローレンス・バークレー国立研究所の計算研究部門のコンピューター科学者、Sam Williams 氏ほかにより提案されたもので、このモデルを使用することで、アプリケーションのパフォーマンスは最大 35% 向上しました。

ルーフライン解析

「複雑なアプリケーションの最適化には、絶対的なパフォーマンスのセンスが必要です。利用可能な多くの最適化手法から、利用すべき手法、パフォーマンスを制限する要因、終了するタイミングを正しく理解することが不可欠なのです。」と NERSC の博士研究員、Tuomas Koskela 博士は述べています。

ルーフライン解析は、アプリケーションと計算プラットフォームのピーク・パフォーマンスの差を判断するのに役立ちます。このビジュアルで直感的なパフォーマンス・モデルは、マルチコア、メニーコア、およびアクセラレーター・プロセッサ・アーキテクチャー上で実行する、さまざまな計算手法および演算のパフォーマンスの限界を示します。

単純なピーク比率の評価を使用する代わりに、このモデルは、局所性、帯域幅、異なる並列化パラダイムを組み合わせた単一のパフォーマンス係数でパフォーマンスの質を評価します。ルーフラインの図は、実装と固有のパフォーマンス制限の両方を判断するのに役立ちます (図 1)。

従来のルーフライン・モデルには、次の 3 つの測定が含まれていました。

1. 1 秒あたりの浮動小数点演算の回数 (FLOPS)
2. DRAM のバイト数
3. 計算時間



オールインワン・ツール

インテル® Advisor のルーフライン実装は、より多くのルーフラインをプロットすることにより、標準ルーフライン解析よりも多くの情報を提供します。

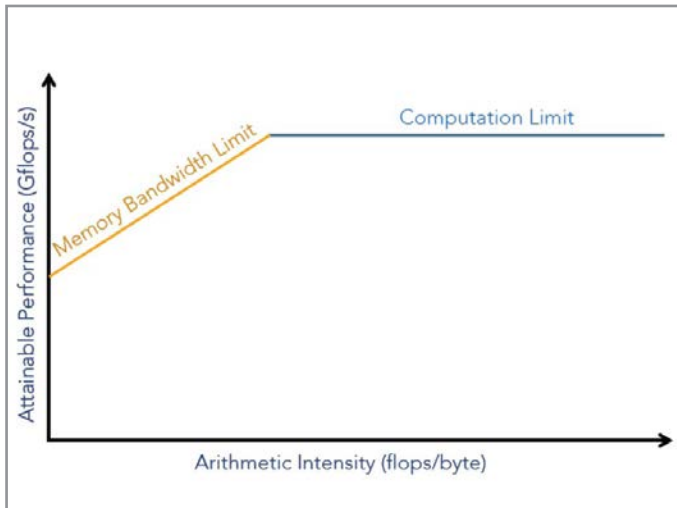


図 1. ルーフライン・ビジュアル・パフォーマンス・モデル

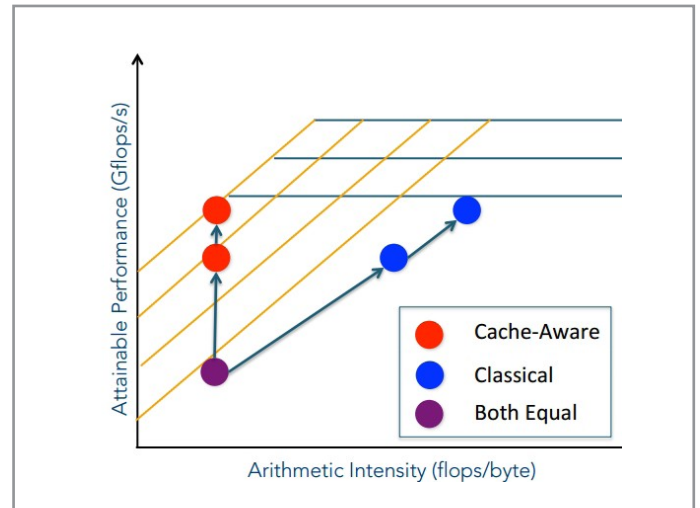


図 2. 従来のルーフライン・モデルとキャッシュを考慮したモデル

- **キャッシュ・ルーフライン**は、すべてのデータがキャッシュに収まった場合のパフォーマンスを図に示します。
- **ベクトル利用ルーフライン**は、効率的なベクトル化を行った場合に達成可能な最大のパフォーマンス・レベルを示します。

従来のルーフライン・モデルでは、バイト数はメモリー階層の指定されたレベルから測定されていました。演算密度 (AI) は、問題サイズと密度に依存します。また、メモリーを最適化すると AI も変わります。

インテル® Advisor は、キャッシュを考慮したルーフライン・モデルに基づいており、バイト数はメモリー階層のすべてのレベルから測定されます。AI は問題サイズやプラットフォームに依存せず、指定されたアルゴリズムで一貫しています。

図 2 は、従来のルーフライン・モデルとキャッシュを考慮したルーフライン・モデルの比較です。

図 3 は、インテル® Advisor のキャッシュを考慮したルーフライン・モデル・レポートです。赤は最も時間を費やしているループで、緑は計算時間が非常に長いループです。

より大きなループを最適化すると、より大きな効果があります。パフォーマンスが向上する可能性は、ループから離れるほど高くなります。

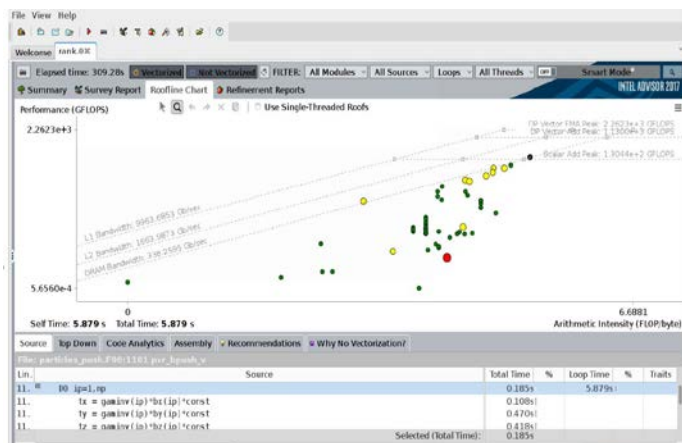


図 3. インテル® Advisor のレポート

キャッシュを考慮したルーフライン・モデル

NERSC は、インテル® Advisor のキャッシュを考慮したルーフライン・モデルを利用して、2 つのアプリケーションを最適化しました。

1. **PIC SAR** - メニー・インテグレートド・コア (MIC) アーキテクチャー向けハイパフォーマンス PIC (Particle-In-Cell) ライブラリー
2. **XGC1** - 核融合プラズマの PIC コード

PIC SAR アプリケーションは、既存の PIC コードである WARP とのインターフェイス接続のために設計されました。コミュニティに提供されたハイパフォーマンス PIC ルーチンは、オープンソース・プロジェクトとしてリリースされる予定です。

プラズマ物理学、レーザー物質相互作用、(核を用いない) 従来型の粒子加速装置のプロジェクトで利用されており、次の最適化を行います。

- MPI ドメインをタイルに分解する **L2 磁場キャッシュ・ブロッキング**
- OpenMP* でタイルを制御する **ハイブリッド並列化** (内部ノードの並列処理)
- 効率的なベクトル化を可能にする **新しいデータ構造** (電流/電荷の整列)
- タイル間の **効率的な並列の粒子交換アルゴリズム**
- **並列に最適化された疑似スペクトル Maxwell ソルバー**
- **粒子ソート・アルゴリズム** (メモリーの局所性)

NERSC は、3 つの構成にルーフライン・モデルを適用しました。

- タイリングなし、ベクトル化なし
- タイリングあり (L2 キャッシュ・ブロッキング)、ベクトル化なし
- タイリングあり (L2 キャッシュ・ブロッキング)、ベクトル化あり

XGC1 アプリケーションは、トカマク型 (エッジ) 融合プラズマ装置のプラズマ乱流をシミュレートする PIC コードです。次のような複雑な形状を含みます。

- 2D (ポロイダル) 平面の **非構造メッシュ**
- メッシュ間の **磁場形成** (トロイダル) マップ
- **典型的なシミュレーション**は、セルあたり 10,000 の粒子、ドメインあたり 1,000,000 のセル、64 のトロイダルドメイン

SGC1 のほとんどの計算時間は、電子のサブサイクルで費やされていました。ボトルネックを次に示します。

- 磁場ギャザーにおける粒子位置の**磁場補間**
- プッシュ後の非構造メッシュの**要素検索**
- プッシュの動きの高次ジャイロ運動論的方程式の**計算**

一回の Intel® Advisor の調査で、NERSC は多くのボトルネックを特定することができました (図 4)。

調査結果から、次の最適化が行われました。

- **ベクトル化**によりトリップカウントが短いループの内側の粒子ブロックにループを挿入
- **データ構造を変更**してギャザー命令での複数のコンポーネントのアクセスに適した SOA 形式で磁場と粒子データを格納

アルゴリズムの改良には、検索ルーチンの不要な呼び出しの削減およびローカル座標の代わりに要素インデックスによる粒子のソートが含まれます。

まとめ

Intel® Advisor のキャッシュを考慮したルーフライン解析向けのオールインワン・ツールを利用して、NERSC は計算プラットフォームのピーク・パフォーマンスを達成することができました。

関連資料

- Intel® Parallel Studio XE - 高速なコードを素早く開発
- Intel® Advisor - ベクトル化の最適化とスレッドのプロトタイプ生成
- Intel® Advisor のルーフライン機能 (英語)
- Intel® Advisor を使用した Intel® MPI アプリケーションの解析 (英語)
- ルーフラインのチュートリアル・ビデオ (英語)
- 記事: 「ルーフライン・モデルとは？」 (英語)

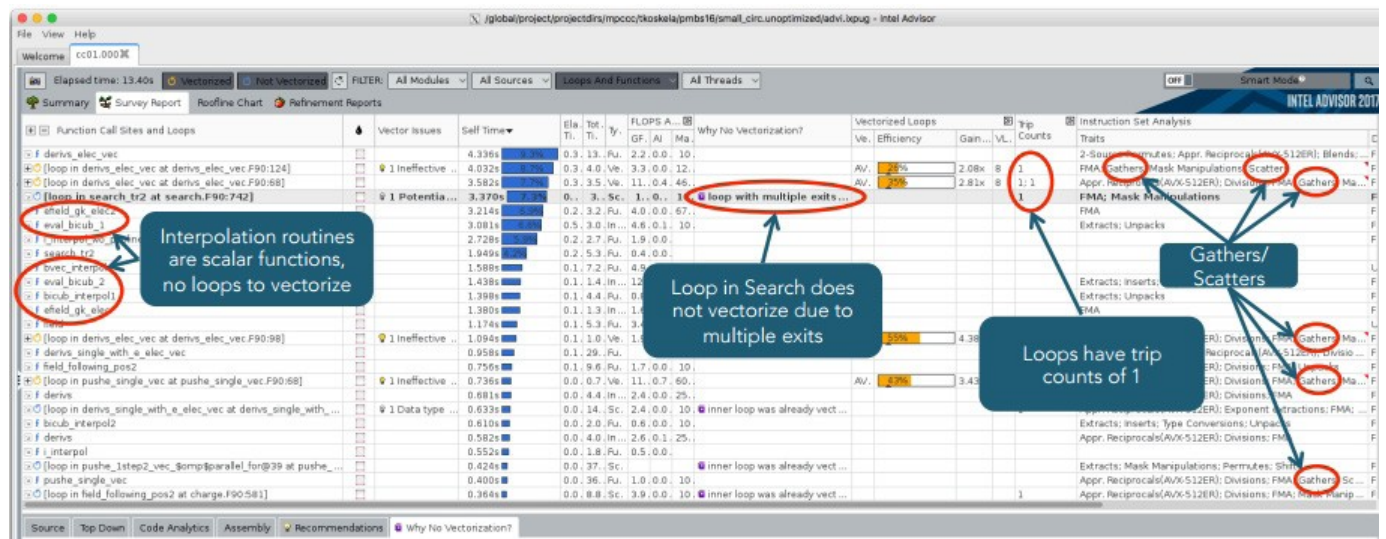


図 4. XGC1 のボトルネックの特定



本ケーススタディー内の、商標、メーカー、その他による特定の商品、プロセス、サービスへの言及は、米国政府、米国エネルギー省、カリフォルニア大学、またはローレンス・バークレー国立研究所による支持、推薦、賛成を必ずしも構成するものではありません。本ケーススタディー内で表現されている見解および意見は、米国政府、米国エネルギー省、カリフォルニア大学、またはローレンス・バークレー国立研究所による見解および意見を必ずしも述べるあるいは反映するものではありません。

Intel® テクノロジーの機能と利点はシステム構成によって異なり、対応するハードウェアやソフトウェア、またはサービスの有効化が必要となる場合があります。

実際の性能はシステム構成によって異なります。絶対的なセキュリティを提供できるコンピューター・システムはありません。詳細については、各システムメーカーまたは販売店にお問い合わせいただくか、<http://www.intel.com/jp/> を参照してください。

性能に関するテストに使用されるソフトウェアとワークロードは、性能が Intel® マイクロプロセッサ用に最適化されていることがあります。SYSmark® や MobileMark® などの性能テストは、特定のコンピューター・システム、コンポーネント、ソフトウェア、操作、機能に基づいて行ったものです。結果はこれらの要因によって異なります。製品の購入を検討される場合は、他の製品と組み合わせた場合の本製品の性能など、ほかの情報や性能テストも参考にして、パフォーマンスを総合的に評価することをお勧めします。詳細については、<http://www.intel.com/performance/> (英語) を参照してください。

Intel は、本資料で参照しているサードパーティーのベンチマーク・データまたは Web サイトの設計や実装について管理や監督を行っていません。本資料で参照している Web サイトまたは類似の性能ベンチマーク・データが報告されているほかの Web サイトも参照して、本資料で参照しているベンチマーク・データが購入可能なシステムの性能を正確に表しているかを確認されるようお勧めします。

この文書および情報は、Intel のお客様向けの参考情報として記載されているものであり、現状のまま提供され、明示されているか否かにかかわらず、いかなる保証もいたしません。ここにいう保証には、商品適合性、特定の用途への適合性、知的財産権の非侵害性への保証を含みますが、これらに限定されるものではありません。

本資料は、本資料に記述、表示、または記載されたいかなる知的財産権のライセンスも許諾するものではありません。Intel 製品は、医療、救命、延命措置、重要な制御または安全システム、核施設などの目的に使用することを前提としたものではありません。

© 2017 Intel Corporation. 無断での引用、転載を禁じます。Intel、インテル、Intel ロゴ、Xeon、Intel Xeon Phi は、アメリカ合衆国および / またはその他の国における Intel Corporation の商標です。

* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。

JPN/1707/PDF/XL/SSG/TT