このセッションには音声が入っています。
スピーカーの音量に注意してください。

スライドの画面をクリックするか、
プレイヤーの再生ボタンを押すとセッションが始まります。

音量に注意してください。調整が終わったら、スタートしてください。

このスライドに音声はありません

©2015 Intel Corporation. 無断での引用、転載を禁じます。* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。

インテル®Xeon Phi™ コプロセッサー Code Modernization セミナー

インテル® Xeon Phi™ コプロセッサーのアーキテクチャー (約 30 分)

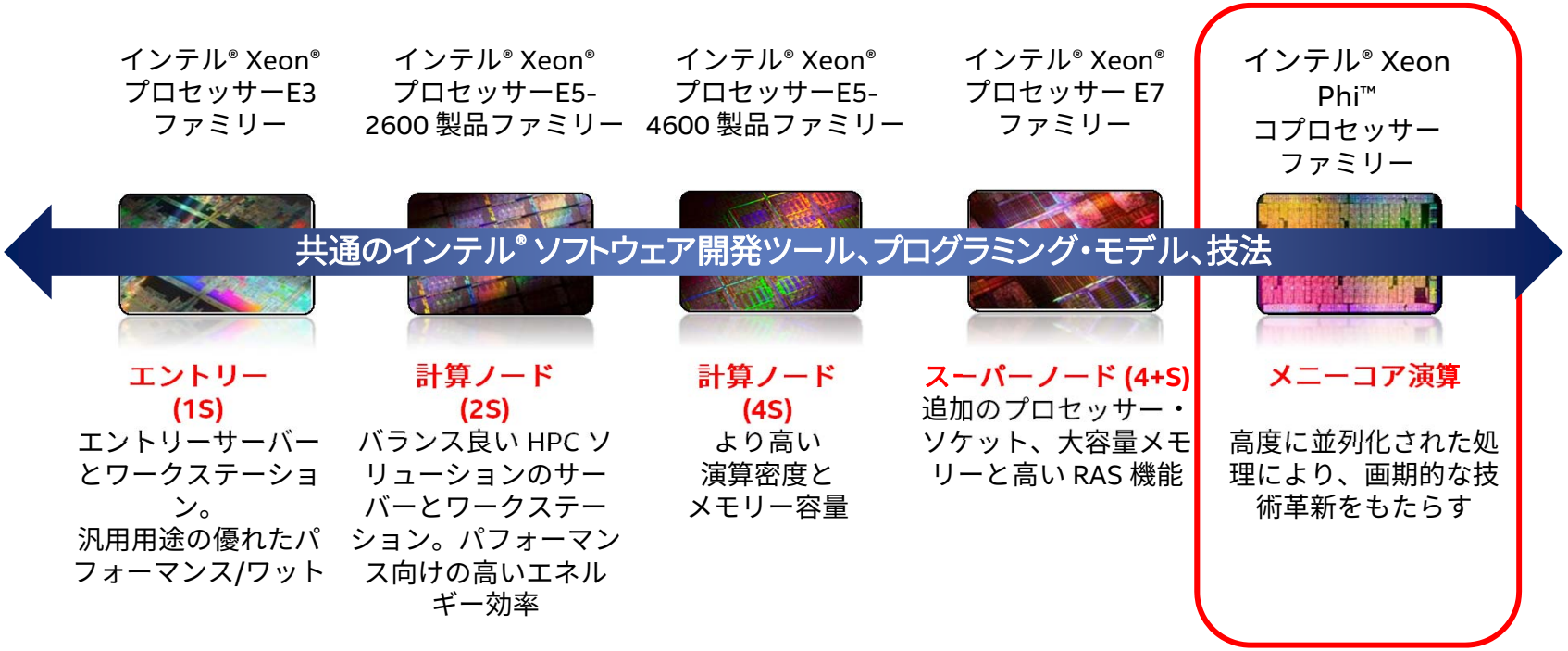
2015 年 10 月

内容

- インテル® Xeon® プロセッサーと
  インテル® Xeon Phi™ コプロセッサー
- インテル® Xeon Phi™ コプロセッサーの
  高並列アーキテクチャー
- 現状の性能データ
- まとめ

©2015 Intel Corporation. 無断での引用、転載を禁じます。* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。

多様なワークロードに対応する IA



©2015 Intel Corporation. 無断での引用、転載を禁じます。* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。

インテルの HPC 向けソリューション

ペタスケール・システムの原動力:
柔軟性に優れ、全ての領域のワークロードで
高い性能を発揮

インテル® Xeon® プロセッサー

エンタープライズ、ミッション・クリティカル、テクニカル・コンピューティングなど全ての領域で
強力な性能を発揮

エクサスケールに向けて:
高並列アプリケーションに最適化

インテル® Xeon Phi™ コプロセッサー

革新的なイノベーションを生み出す
最高水準の並列性能を実現

共通の開発環境

インテル® Parallel Studio XE Composer Edition
インテル® Parallel Studio XE Professional Edition
インテル® Parallel Studio XE Cluster Edition

©2015 Intel Corporation. 無断での引用、転載を禁じます。* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。

インテル® Xeon® プロセッサーの特徴

- 単一スレッドパフォーマンスが高い
  - コアが 8 つの実行ユニットを持ち、アウト・オブ・オーダー
  - 大きな容量のラストレベル共有キャッシュ (18コアでは 45MB)
- 固有機能命令拡張
  - AES等の暗号化、乱数
- 仮想化やRAS 等の商用に有効な機能

- マルチコア、マルチスレッド (4 から 18 コア)
- AVX 2 (256 ビット) => 単精度　8 要素、倍精度　4 要素

©2015 Intel Corporation. 無断での引用、転載を禁じます。* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。

インテル® Xeon Phi™ コプロセッサーの特徴

- 57 ~ 61 個以上のコアを持ち、高並列なマルチスレッド実行を前提に設計されている
  - 1 コアあたり 4 H/Wスレッドをサポートし、228 ~ 244 スレッドの実行も可能
- 512 ビット (16/8 整数、16 単精度数、8 倍精度数) のベクトル演算器を持ち、スレッドあたり 32 個のベクトルレジスターを持つ
- コヒーレントなキャッシュ構造を持ち、レイテンシ―は大きいが、高いメモリーバンド幅 (352 MB/s) の最大 16GB のメモリーを搭載する
  - 8KB (2KB x 4 RF)、32KB L1、512KB L2、8GB MEM
- VPU は単精度浮動小数点数で 2 つの指数/対数、逆数、開平とその逆数をパイプライン実行できる

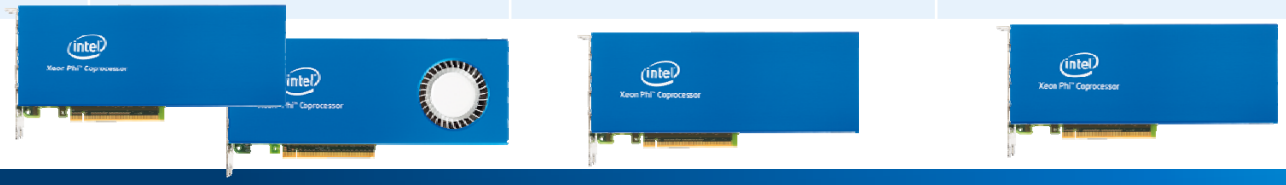
- 低消費電力だが、単一スレッドパフォーマンスは低い
- プロセッサーのアーキテクチャーは、半導体の微細化に伴い進化する

©2015 Intel Corporation. 無断での引用、転載を禁じます。* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。

インテル® Xeon Phi™ 製品ファミリー

コード名 Knights Corner

	インテル® Xeon Phi™ コプロセッサー 3120 P/A	インテル® Xeon Phi™ コプロセッサー 5120 P/D	インテル® Xeon Phi™ コプロセッサー 7120 X/P/D/A
コア数/スレッド数	57 コア/228 スレッド	60 コア/240 スレッド	61 コア/244 スレッド
動作クロック	1.100GHz	1.053 GHz	1.238 GHz
GDDR5 メモリー	6 GB	8 GB	16 GB
メモリー帯域幅	240 GB/秒	320/352 GB/秒	352 GB/秒
消費電力	300W	225/245W	300W(D のみ270W)
ターボモード	無	無	有 (1.333GHz)



©2015 Intel Corporation. 無断での引用、転載を禁じます。* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。

インテル® Xeon Phi™ コプロセッサーと開発ツール

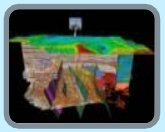
インテル® Xeon Phi™ コプロセッサー 対応インテル開発ツール

C, C++, Fortran
インテル、サードパーティー・ツール

インテル® Xeon Phi™ コプロセッサー対応

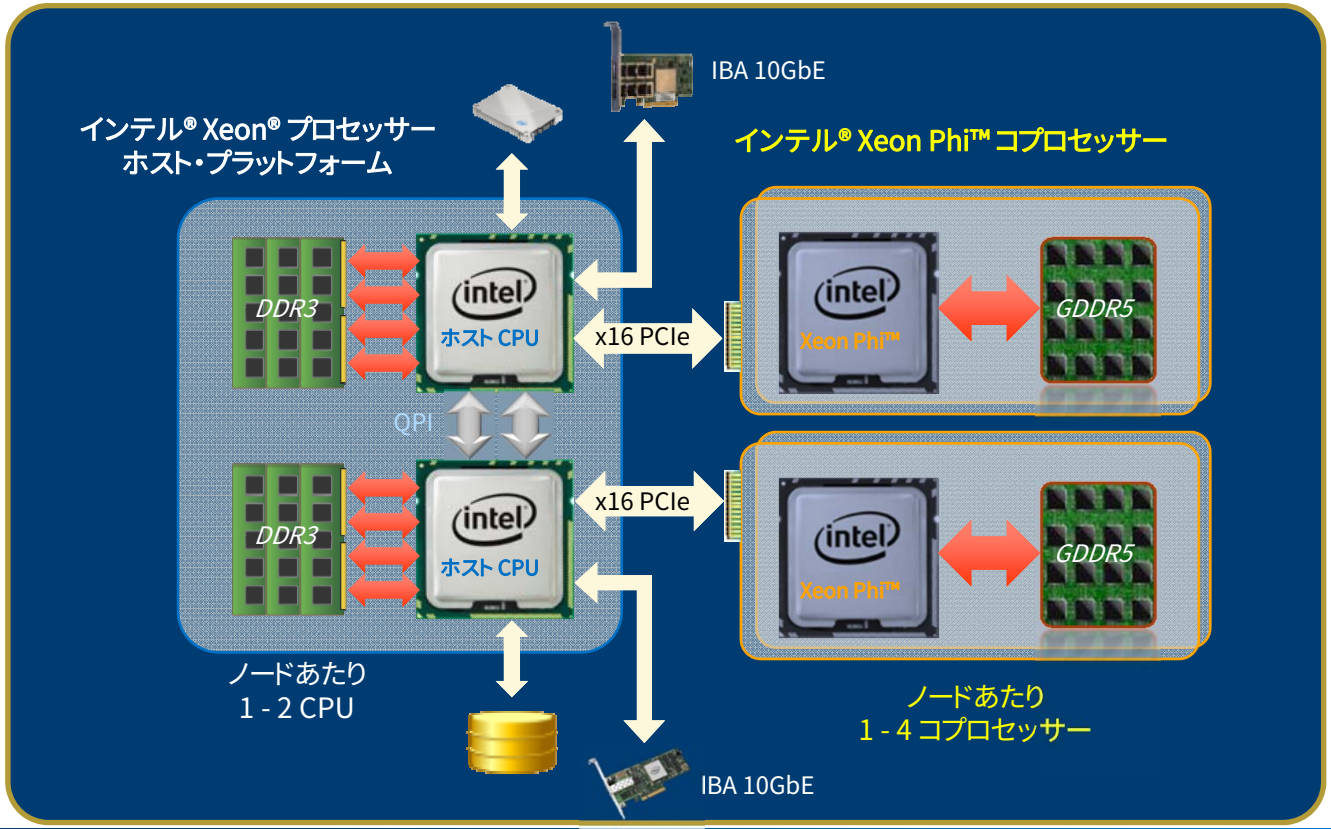
対応済

インテル、
サードパーティー・ツール

性能	最適なアプリケーション
インテル® Xeon Phi™ コプロセッサー 5120 / 7120 製品ファミリー	
最大 1.2 TFLOPS 超の倍精度演算性能 (ピーク時)	様々なHPCワークロードに対応
	
8GB/16GB GDDR5メモリー 搭載 320/352 GB/sの帯域幅	ストリーミング、デジタル・コンテンツ制作、エネルギー採掘シミュレーション等
インテル® Xeon Phi™ コプロセッサー 3120 製品ファミリー	
1 TFLOPS 超の倍精度演算性能 (ピーク時)	演算処理中心のワークロードに最適
6GB GDDR5メモリー 搭載 240 GB/sの帯域幅	モンテカルロ法、ブラックショールズ、Linpack、医療・ライフサイエンス等

©2015 Intel Corporation. 無断での引用、転載を禁じます。* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。

インテル® Xeon Phi™ コプロセッサー：プラットフォーム概要



©2015 Intel Corporation. 無断での引用、転載を禁じます。* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。

インテル® Xeon Phi™ コプロセッサー搭載サーバー構成例

インテル® Xeon® プロセッサー E5-2690 2基搭載

インテル® Xeon Phi™ コプロセッサー 5120P 4基 搭載

サーバー1台でピーク演算性能 4.4 TFLOPS※1

	初代地球シミュレーター *2 2002年「40 TFLOPS」		インテル® Xeon Phi™ コプロセッサー 5120P 4基搭載サーバー10台 =「40 TFLOPS」
ラック数:	320ラック	160分の1	2ラック
設置面積:	1300㎡	325分の1	4㎡

*1 インテル® Xeon® プロセッサーE5-2690 ×2 (371 GFLOPS) + インテル® Xeon Phi™ コプロセッサー 5120P ×4 (4,044 GLOPS) = 4,415 GLOPS
*2 独立行政法人海洋研究開発機構（http://www.jamstec.go.jp/）及び文部科学省の地球シミュレーター関連の数値を参照（http://www.mext.go.jp/）

©2015 Intel Corporation. 無断での引用、転載を禁じます。* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。

インテル® Xeon Phi™ コプロセッサー
コード名: Knights Corner – より多くの可能性

制限されたアーキテクチャー

カスタム H/W による
アクセラレーション

チップ上のスーパー・コンピューター

インテル® Xeon Phi™ コプロセッサー

制限されたアーキテクチャーでは、アプリケーションは入れ子の並列処理、関数とスレッド化のモデルが制限される

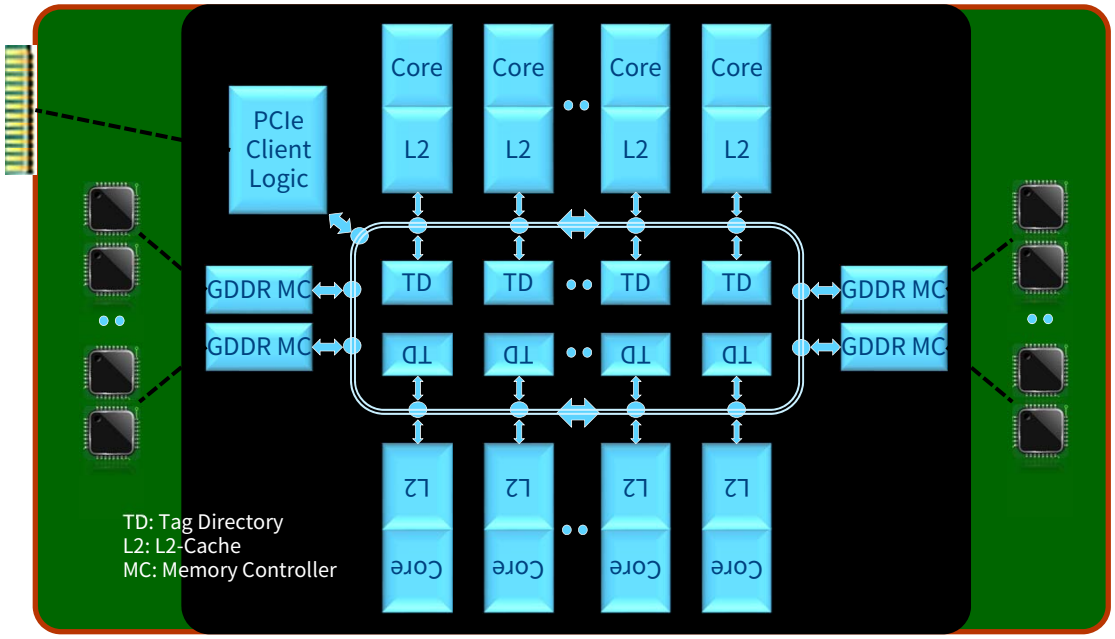
©2015 Intel Corporation. 無断での引用、転載を禁じます。* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。

内容

- インテル® Xeon® プロセッサーと
  インテル® Xeon Phi™ コプロセッサー
- インテル® Xeon Phi™ コプロセッサーの
  高並列アーキテクチャー
- 現状の性能データ
- まとめ

©2015 Intel Corporation. 無断での引用、転載を禁じます。* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。

インテル® Xeon Phi™ コプロセッサー
アーキテクチャー概要



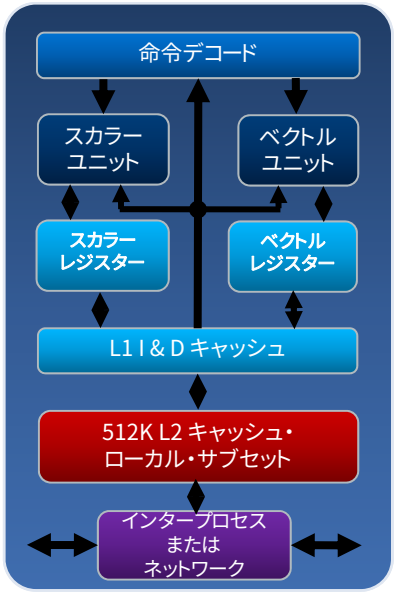
L1 キャッシュ:
- L1I=32KB L1D=32KB
- 8-way
- キャッシュライン=64 バイト

L2 キャッシュ:
- 512 KB
- 8-way
- キャッシュライン=64 バイト

メモリー:
- GDDR5
- 最大 16GB の容量
- 16 メモリーチャネル
- 最大 352GB/s のメモリーバンド幅

©2015 Intel Corporation. 無断での引用、転載を禁じます。* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。

インテル® Xeon Phi™ コプロセッサー
アーキテクチャー概要(コア)



インテル® Xeon Phi™ コプロセッサー・コア:

- インテル® プロセッサー・ファミリー・ベースのスカラーユニット
- 1 クロックで 2 命令実行可能、ただし同一スレッドからの連続命令発行はしない (1 コアあたり最低 2 スレッドの実行が効果的)
- 短い実行パイプライン
- フル・コヒーレントなキャッシュ構造
- 64 ビット・アドレッシング
- 高度なプリフェッチ
- 1 コアあたり 4 ハードウェア・スレッド
- スレッド単位で独立したレジスターセット
- 32KB の L1I キャッシュと 32KB の L1D キャッシュ

高度な命令セット:

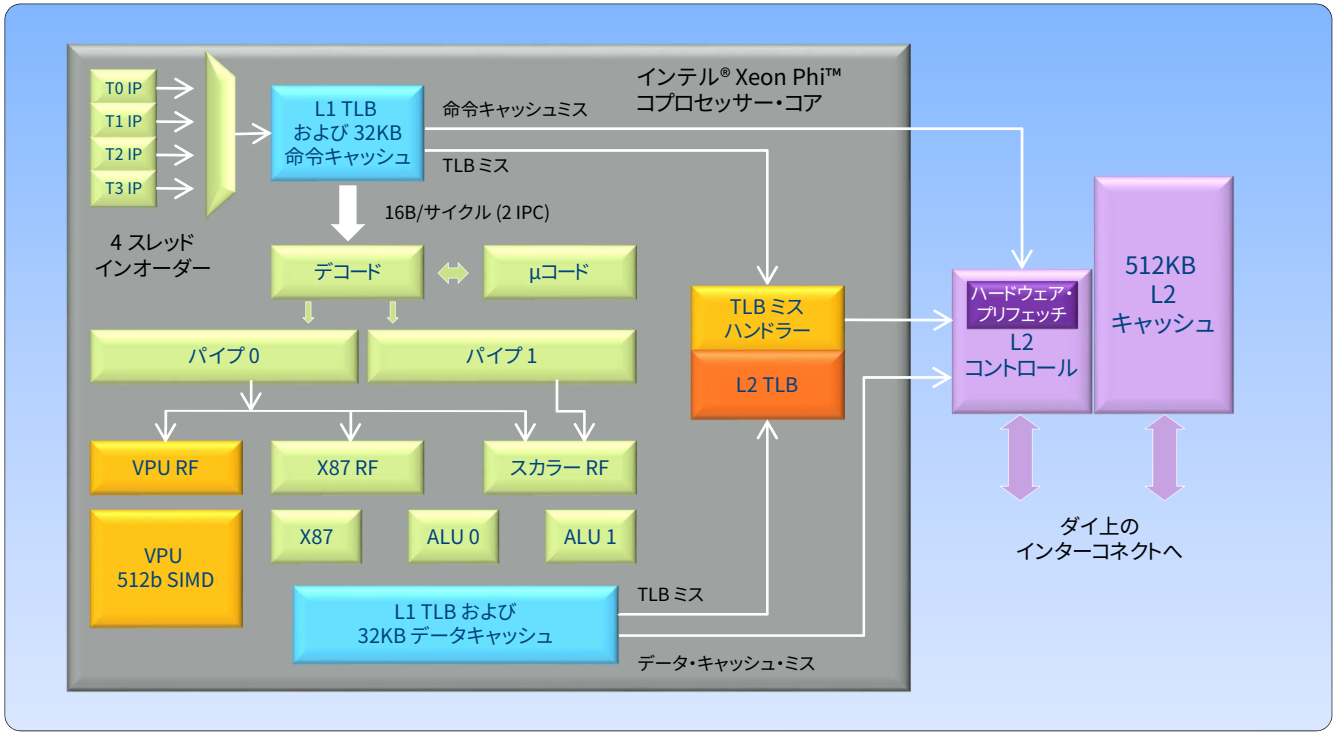
- 100 以上の新しい命令
- ワイドベクトル処理命令 (gather/scatter/masking を含む)
- いくつかの特殊スカラー命令
- 3 オペランド命令
- VPU における整数、単精度／倍精度浮動小数命令の実行
- 32 本の 512 ビット幅のベクトルレジスター (ZMM0~ZMM31)
- IEEE 754 2008 浮動小数点演算のサポート

インタープロセス・ネットワーク:

- 1024 ビットワイド、双方向 (それぞれの方向で 512 ビット)

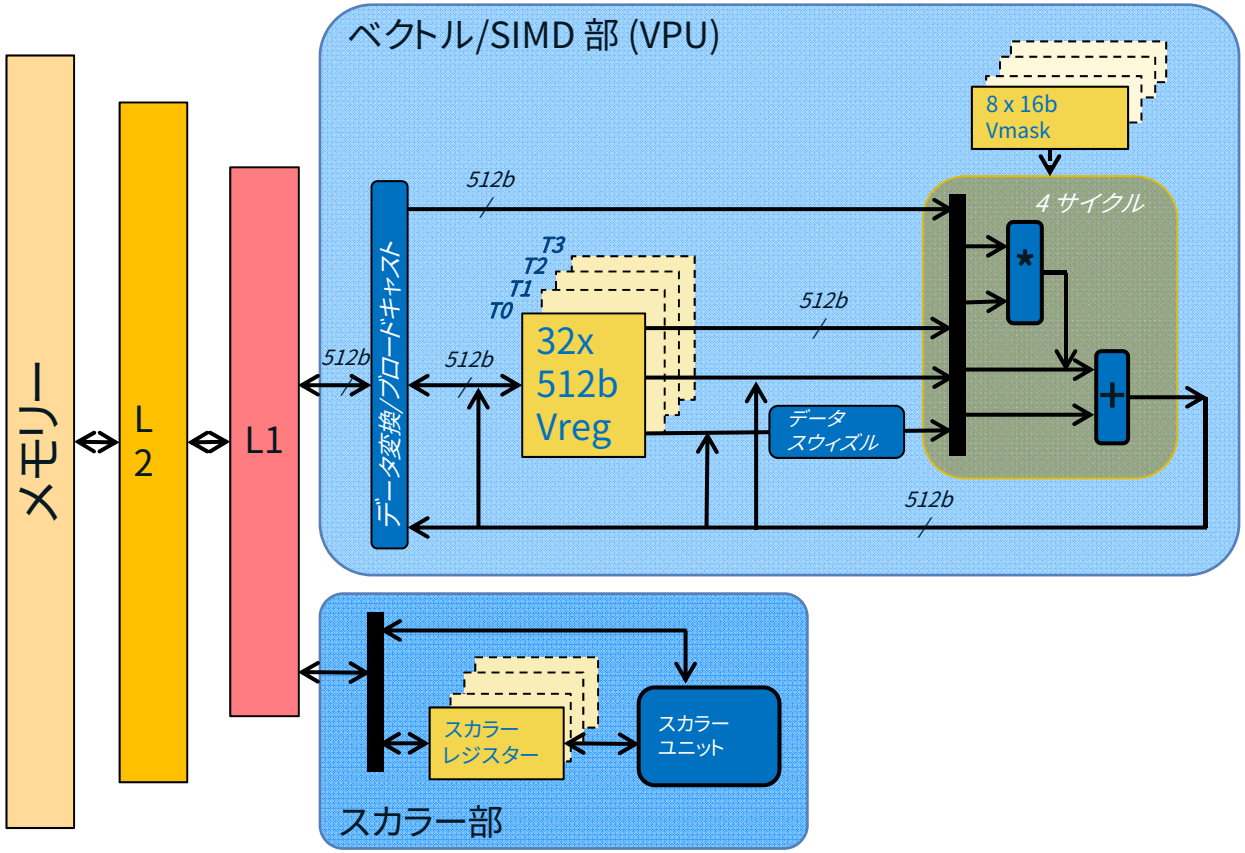
©2015 Intel Corporation. 無断での引用、転載を禁じます。* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。

インテル® MIC アーキテクチャーブロック図



©2015 Intel Corporation. 無断での引用、転載を禁じます。* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。

VPU ブロック図



©2015 Intel Corporation. 無断での引用、転載を禁じます。* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。

コアごとのストレージ

コアごとのキャッシュ参照情報:

型	サイズ	ウェイ	アクセス時間	位置
L1I (命令)	32KB	4	1 サイクル	オンコア
L1D (データ)	32KB	8	1 サイクル	オンコア
L2 (ユニファイド)	512KB	8	11 サイクル	コア/リング・インターフェイスを介して接続; 合計 31M バイト

メモリー:

- それぞれ 2 つの 32 ビット・チャンネルをサポートする、8 つのメモリー・コントローラー
- GDDR5 の使用上のピークは 5.5 GT/秒
- リングバスとその他の要因で制限される実用的なピーク帯域幅

©2015 Intel Corporation. 無断での引用、転載を禁じます。* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。

TLB

コアごとの TLB 参照情報:

型	エントリー	ページサイズ	カバレージ
L1I	32	4KB	128KB
L1D	64	4KB	256KB
	32	64KB	2MB
	8	2MB	16MB
L2	64	4KB, 64KB, もしくは 2MB	最大 128MB

©2015 Intel Corporation. 無断での引用、転載を禁じます。* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。

新しい VPU 命令

100 以上の新しい命令

512 ビット SIMD

- 32 個の 512 ビット・ベクトル・レジスター、8 個の 16 ビット・マスク・レジスター
- 16 要素の FLOAT32、8 要素の FLOAT64 もしくは 16 要素の INT32

3 オペランドの積和演算 (FMA と FMS)

- 少ない命令で高い FLOPS (IEEE 準拠)

Load 操作

- 第三オペランドは、直接メモリーを指定できる

ブロードキャスト/スウィズリング/フォーマット変換 (Load/Store 時)

- Float16、unorm8、その他 – キャッシュを効率よく利用するため許可

多くの操作でプレディケーション/マスキング

Gather/Scatter

©2015 Intel Corporation. 無断での引用、転載を禁じます。* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。

ベクトル命令

ベクトル命令のフォーマット

明示的なデスティネーション・レジスターを持つ 3 オペランド形式

命令　　デスティネーション、ソース1、ソース2

→ ソース・レジスターは破壊されません

→ 非常にコンパクトなコード

(ほとんどの) MIC 命令はマスクすることができます

命令　　デスティネーション[マスク]、ソース1、ソース2

→ マスクの結果は非破壊的です。つまり、デスティネーション値は保持されます

例：

vaddps zmm1{k1},zmm2,zmm3

デスティネーション　マスク　ソース1　ソース2

©2015 Intel Corporation. 無断での引用、転載を禁じます。* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。

ベクトル命令

ベクトル命令のフォーマット

メモリーソースの参照

ソース 2 (最後のオペランド) にはメモリー参照を指定することができます

命令　　デスティネーション、ソース1、[アドレス]

スウィズルとパーミュテーション修飾子

さらにマスクレジスターには、スウィズルまたはパーミュテーション修飾子を指定できます

命令　デスティネーション、マスク、ソース1、ソース2、即値

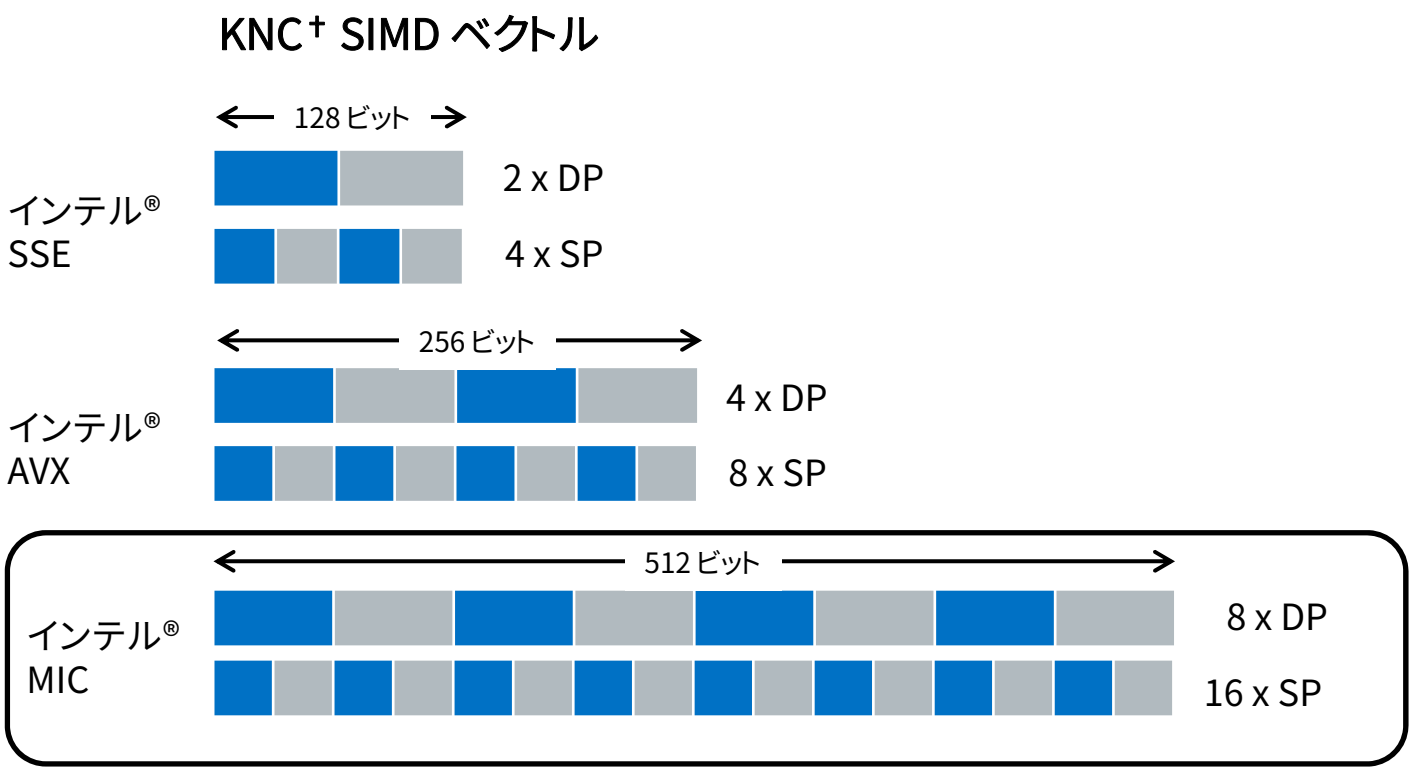
または

命令　デスティネーション、マスク、ソース1、ソース2 {修飾子}

(スウィズルとパーミュテーションの詳細は以降で説明します)

©2015 Intel Corporation. 無断での引用、転載を禁じます。* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。

ベクトル処理ユニットと ISA



† 開発コード名

©2015 Intel Corporation. 無断での引用、転載を禁じます。* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。

ベクトル処理ユニットと ISA

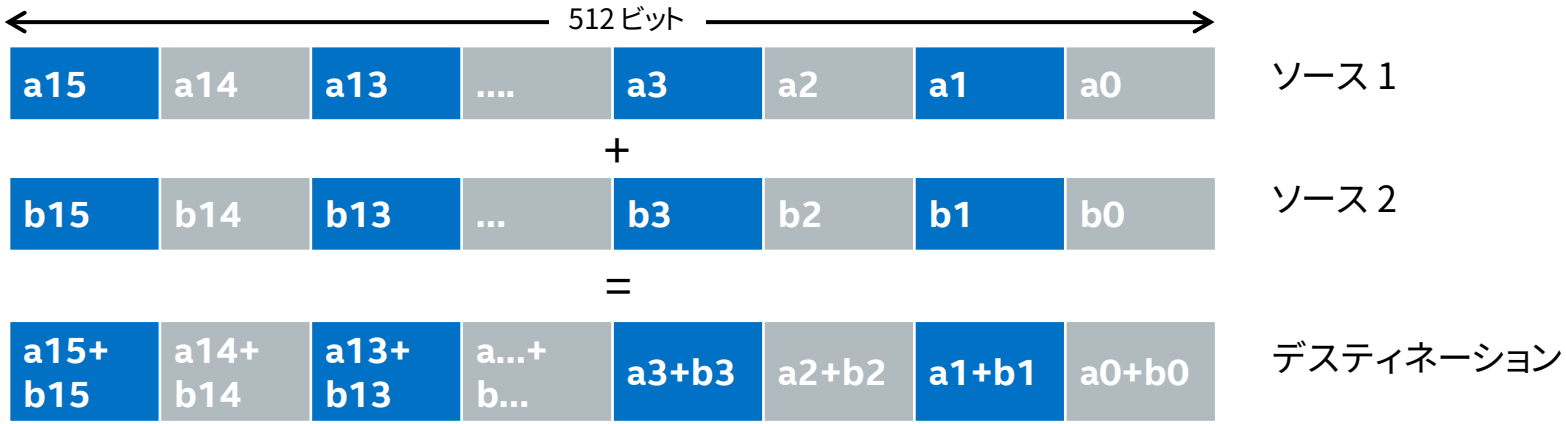
データ型の変換

	Float32	Float64
SRGB8	Yes	No
Float10	Yes	No
Float11	Yes	No
Float16	Yes	No
Unorm2	Yes	No
Unorm10	Yes	No
Int32	Yes	Yes
Uint32	Yes	Yes
Float64	Yes	-

©2015 Intel Corporation. 無断での引用、転載を禁じます。* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。

ベクトル処理ユニットと ISA

KNC† SIMD ベクトル基本算術命令:　vaddps　デスティネーション、ソース1、ソース2



基本算術 SIMD 命令の利用法は、SSE や AVX/AVX2 と類似もしくは同じです:
vaddps, vsubps, vmulps, …
vaddpd, vsubpd, vmulpd, …

† 開発コード名

©2015 Intel Corporation. 無断での引用、転載を禁じます。* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。

ベクトル処理ユニットと ISA

FMA/FMS 命令には亜種があります

vfmadd132ps ソース1、ソース2、ソース3

ソース1=ソース1×ソース3+ソース2 として処理します

vfmadd213ps ソース1、ソース2、ソース3

ソース1=ソース2×ソース1+ソース3 として処理します

vfmadd231ps ソース1、ソース2、ソース3

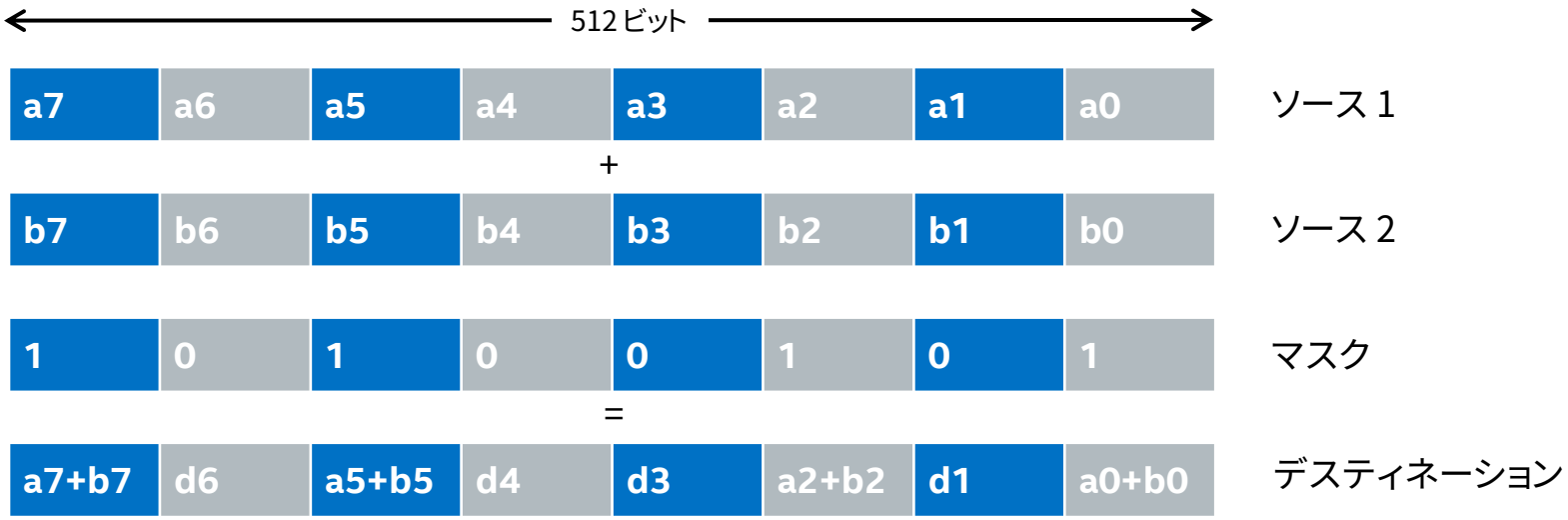
ソース1=ソース2×ソース3+ソース1 として処理します

メモリー参照はソース 3 にのみ記述できます

©2015 Intel Corporation. 無断での引用、転載を禁じます。* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。

ベクトル処理ユニットと ISA

KNC† SIMD ベクトルマスク: *vaddpd zmm0{k1}, zmm1, zmm2*



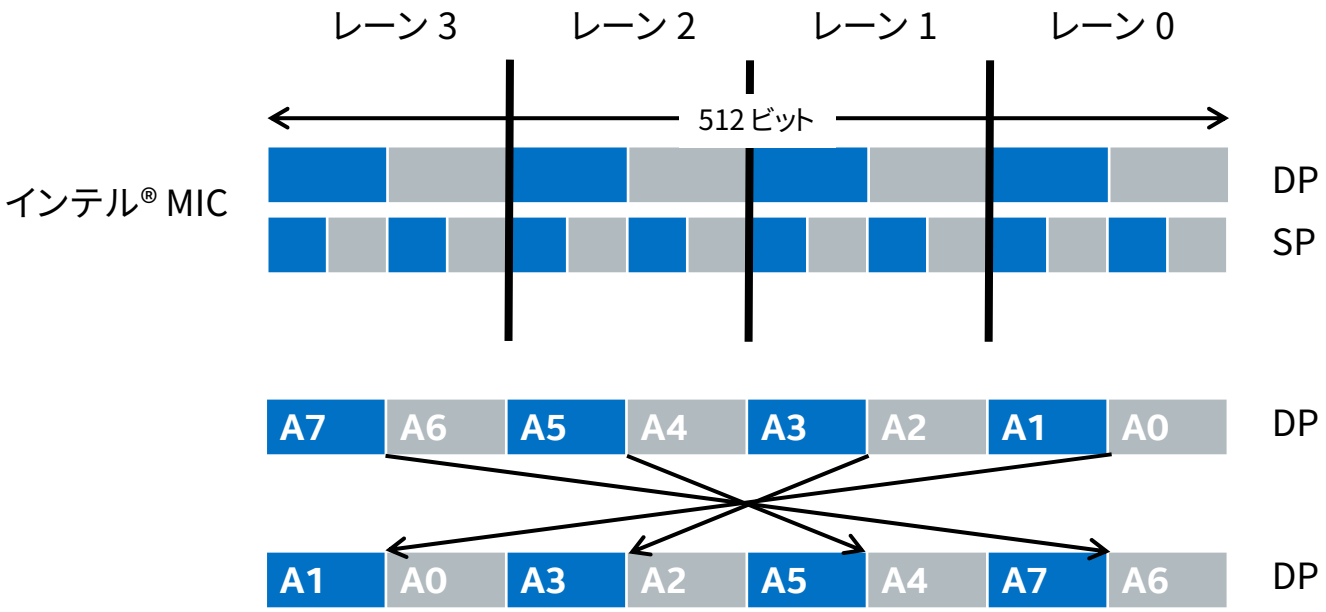
マスキングは (インテル® AVX とは異なり) デスティネーションへの非破壊書き込みを可能にします。
すべての Knight's Corner† 命令に書き込みマスクを利用できます

† 開発コード名

©2015 Intel Corporation. 無断での引用、転載を禁じます。* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。

ベクトル処理ユニットと ISA

KNC† SIMD ベクトル・パーミュテーション: *vpermf32x4 zmm1, zmm2, 27*



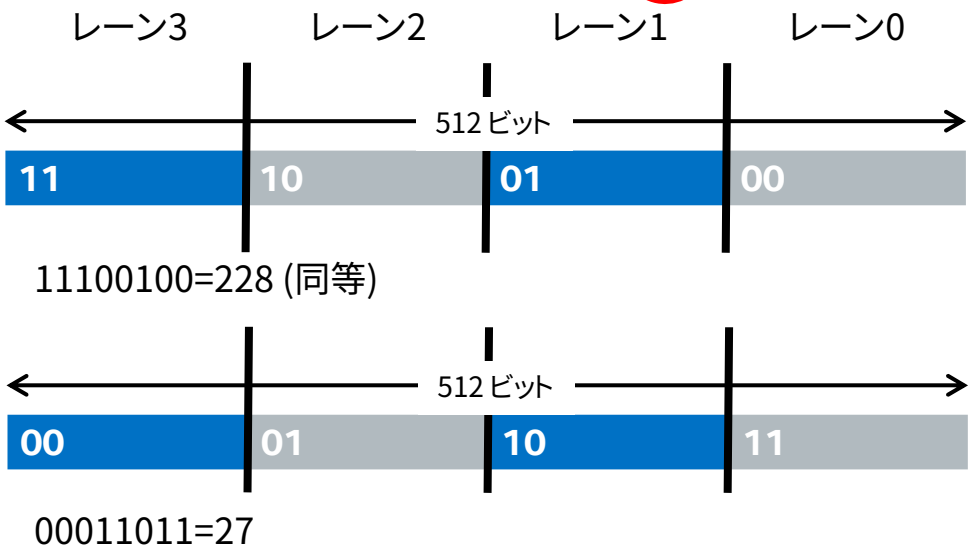
† 開発コード名

©2015 Intel Corporation. 無断での引用、転載を禁じます。* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。

ベクトル処理ユニットと ISA

KNC† SIMD ベクトル・パーミュテーション

vpermf32x4 zmm1, zmm2, 27



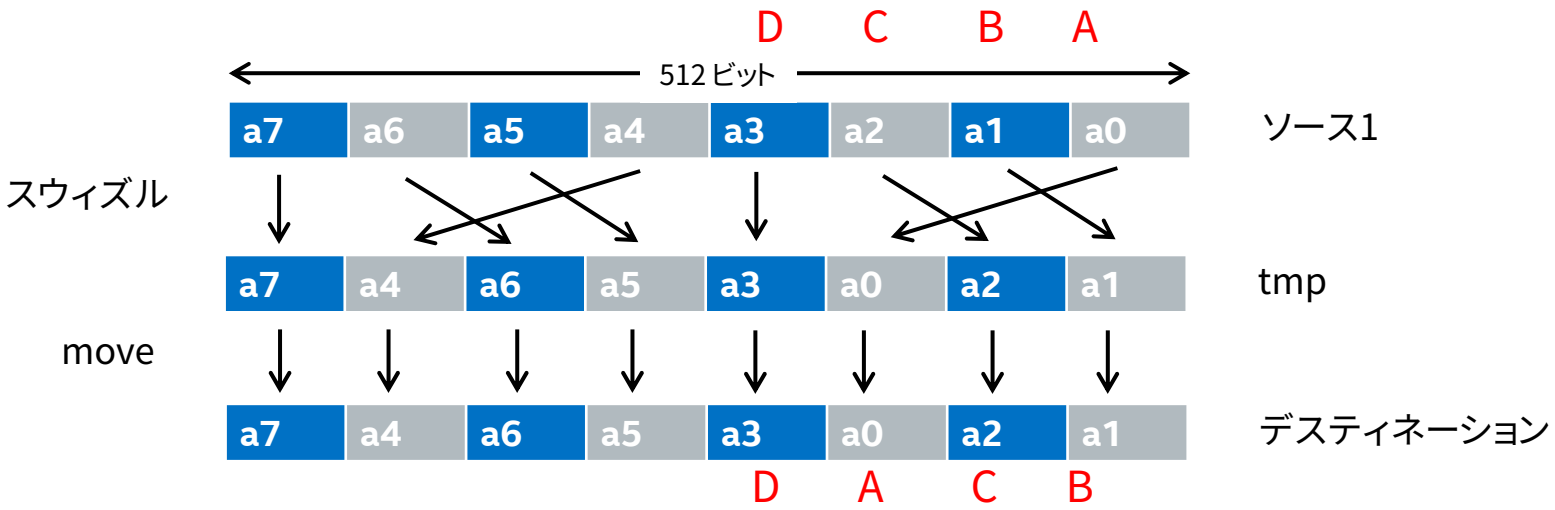
† 開発コード名

©2015 Intel Corporation. 無断での引用、転載を禁じます。* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。

ベクトル処理ユニットと ISA

KNC† SIMD ベクトルスウィズル: *vmovapd zmm1, zmm0{dacb}*

スウィズリングは最後のソースを変更します
後続の操作のため、変更されたソースのコピーを簡単に作成することができます



† 開発コード名

©2015 Intel Corporation. 無断での引用、転載を禁じます。* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。

ベクトル処理ユニットとISA

スウィズルはほぼすべての種類の操作に適用できます。またマスクすることもできます

```
元の値                  hgfe  dcba
_MM_SWIZ_REG_DCBA - hgfe dcba - 操作なし
_MM_SWIZ_REG_CDAB - ghef cdab - 要素をペアでスワップ
_MM_SWIZ_REG_NONE - hgfe dcba - 操作なし
_MM_SWIZ_REG_BADC - fehg badc - 離れた要素をスワップ
_MM_SWIZ_REG_AAAA - eeee aaaa - a 要素をブロードキャスト
_MM_SWIZ_REG_BBBB - ffff bbbb - b 要素をブロードキャスト
_MM_SWIZ_REG_CCCC - gggg cccc - c 要素をブロードキャスト
_MM_SWIZ_REG_DDDD - hhhh dddd - d 要素をブロードキャスト
_MM_SWIZ_REG_DACB - hegf dacb - クロス積
```

(注意: 低位ビットは右側にあります)

©2015 Intel Corporation. 無断での引用、転載を禁じます。* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。

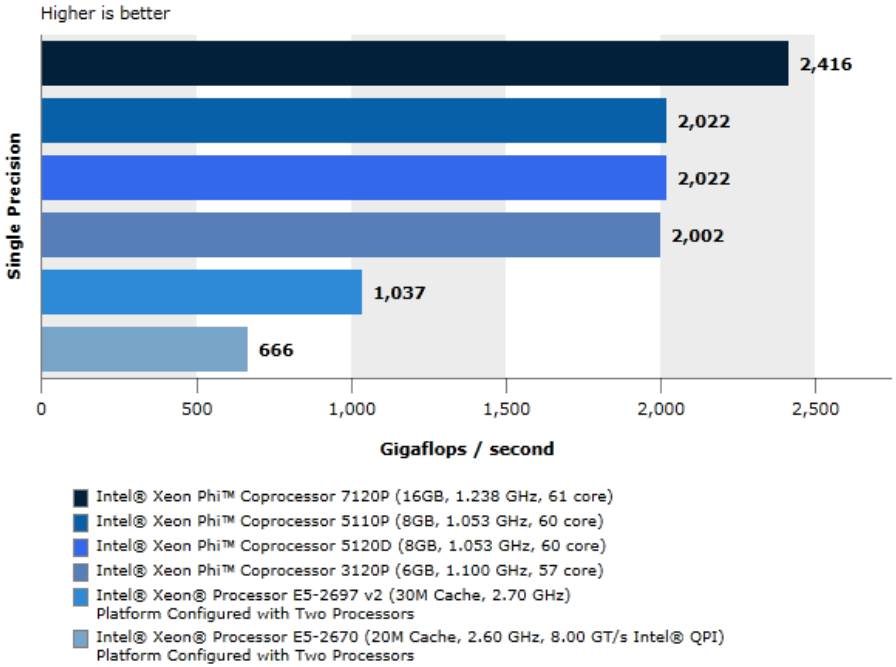
内容

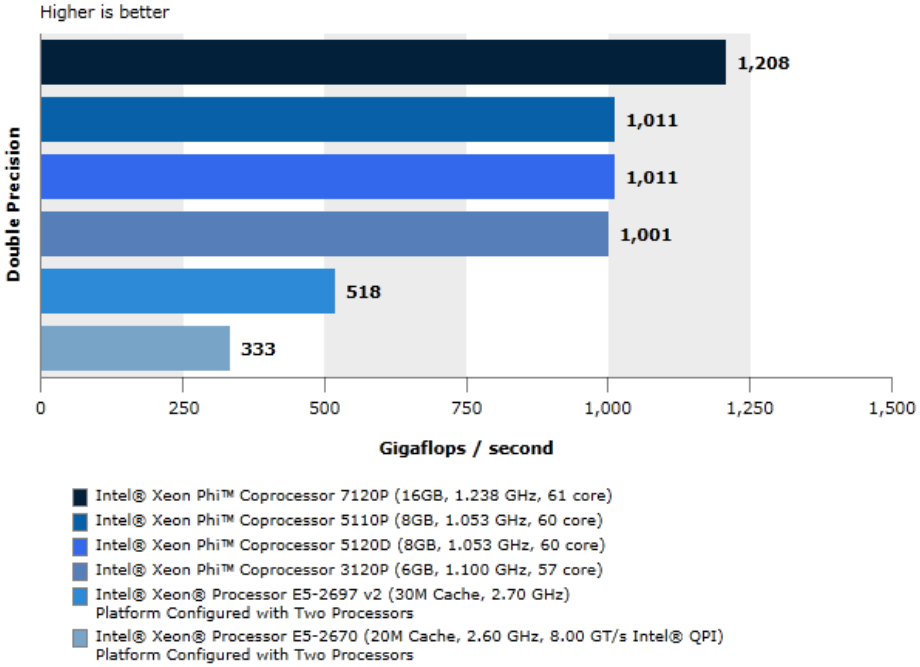
- インテル® Xeon® プロセッサーと
  インテル® Xeon Phi™ コプロセッサー
- インテル® Xeon Phi™ コプロセッサーの
  高並列アーキテクチャー
- 現状の性能データ
- まとめ

©2015 Intel Corporation. 無断での引用、転載を禁じます。* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。

理論ピーク性能

(Intel® Xeon® processor E5-2670/E5-2697 vs. Intel® Xeon Phi™ coprocessor 3120P/5120P/5110P/7120P)



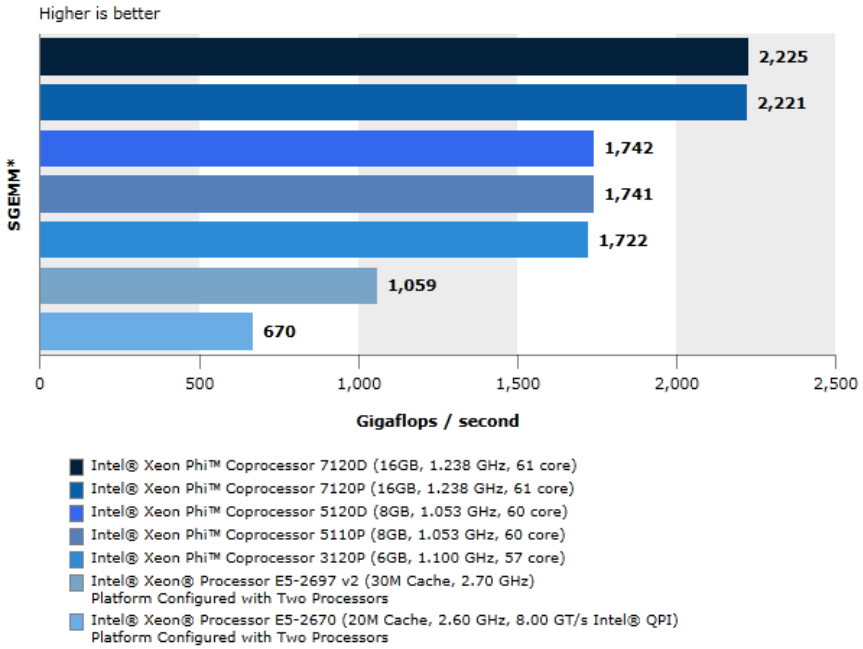


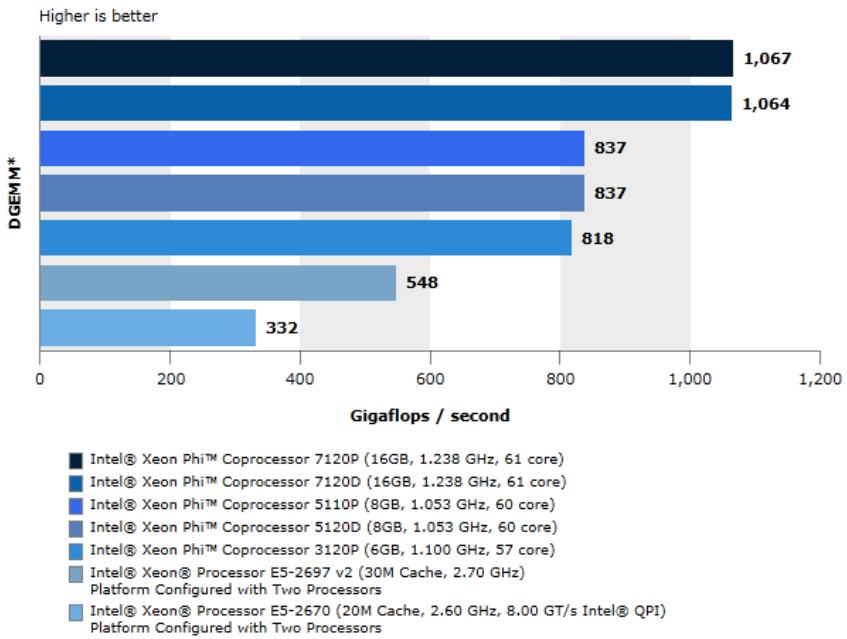
http://www.intel.com/content/www/us/en/benchmarks/server/xeon-phi/xeon-phi-theoretical-maximums.html

Two-socket Intel® Server Board W2600CR software development platform: two Intel® Xeon® processor E5-2670 (10 cores, 20M cache, 2.6 GHz, 8.0 GT/s Intel® QuickPath Interconnect (Intel® QPI), 115 W thermal design power (TDP)), memory at 1600 MHz
Two-socket Intel® Server Board W2600CR software development platform: two Intel Xeon processor E5-2697 v2 (12 cores, 30M cache, 2.7 GHz, 8.0 GT/s Intel QPI, 130 W TDP), memory at 1866 MHz

©2015 Intel Corporation. 無断での引用、転載を禁じます。* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。

代表的なベンチマーク結果





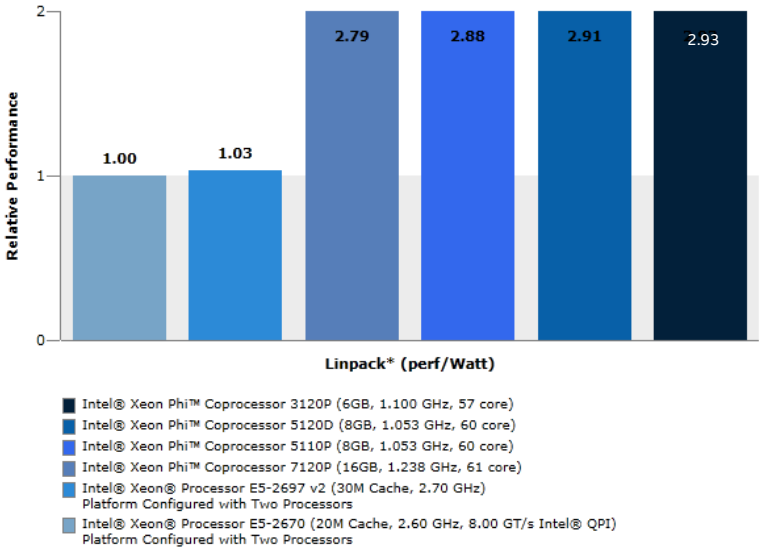
http://www.intel.com/content/www/us/en/benchmarks/server/xeon-phi/xeon-phi-sgemm-dgemm.html

Two-socket Intel Server Board S2600CP software development platform: two Intel Xeon processor E5-2697 v2 (12 core, 30M cache, 2.7 GHz, 8.0 GT/s Intel QPI, 130 W TDP), 64 GB memory at 1600 MHz, RHEL 6.4, Intel Turbo Boost Technology on, Intel HT Technology off, Enhanced Intel SpeedStep Technology enabled, Power: Performance mode

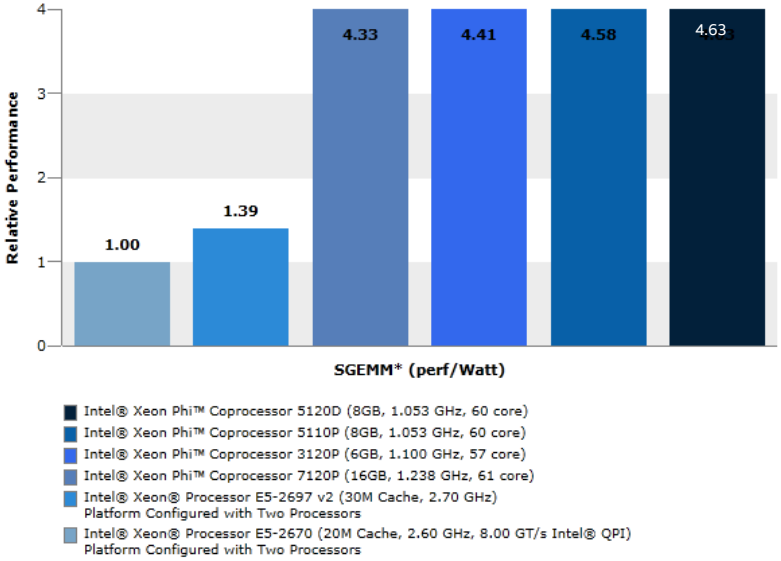
©2015 Intel Corporation. 無断での引用、転載を禁じます。* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。

性能電力比

Linpack



SGEMM*



http://www.intel.com/content/www/us/en/benchmarks/server/xeon-phi/xeon-phi-performance-per-watt.html

Two-socket Intel® Server Board W2600CR software development platform: 2x Intel Xeon processor E5-2697 v2 (12 cores, 30 MB cache, 2.7 GHz, 8.0 GT/s Intel QPI, 130W TDP), 32 GB memory @ 1600 MHz, RHEL 6.3

©2015 Intel Corporation. 無断での引用、転載を禁じます。* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。

まとめ

- インテル® Xeon Phi™ コプロセッサーは、シンプルな 57 個を超えるコアと、広帯域の GDDR5 メモリーで構成されます
- インテル®Xeon Phi™ コプロセッサーは、幅広い HPC での科学技術計算ワークロードに対応できます
- 200 スレッドを超える高並列でベクトル化が可能で、インテル® Xeon® プロセッサーのメモリーバンド幅で制限されて性能が得られないものでは、インテル®Xeon Phi™ コプロセッサーで高性能化の可能性がある

©2015 Intel Corporation. 無断での引用、転載を禁じます。* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。

日本語情報サイト

http://www.isus.jp/article/idz/mic-developer/

©2015 Intel Corporation. 無断での引用、転載を禁じます。* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。

関連書籍

Structured Parallel Programming: Patterns for Efficient Computation

著者 Michael McCool, James Reinders ,Arch Robison 出版日: 2012 年 7 月 9 日 | ISBN: 978-0-124159938

『構造化並列プログラミング: 効率良い計算を行うためのパターン』

著者　マイケル・マックール／アーク・D・ロビソン／ジェームス・レインダース（共著）

訳者　菅原 清文／エクセルソフト株式会社（共訳）| ISBN　978-4-87783-305-3

Intel® Xeon Phi™ Coprocessor High Performance Programming

著者 Jim Jeffers , James Reinders 出版日: 2013 年 3 月 | ISBN: 978-0-124104143

『インテル® Xeon Phi™ コプロセッサー ハイパフォーマンス・プログラミング』

著者　ジェームス・レインダース/アーク・D・ロビソン（共著）

訳者　菅原 清文／エクセルソフト株式会社（共訳）| ISBN　978-4-87783-332-9

High Performance Parallelism Pearls

著者 Jim Jeffers , James Reinders　出版日: 2014 年 11 月

簡単にインテル® Xeon Phi™ コプロセッサー・ファミリーの優れた並列性を利用してコードを実行できるため、最適化に集中し、ハイパフォーマンスを実現することが可能です。並列処理を細かくチューニングすることで、正しいアプリケーションを正しく効率良いアプリケーションにすることができます。インテル コーポレーションの並列プログラミング・エバンジェリストである James Reinders とインテル コーポレーションのエンジニアである Jim Jeffers により執筆された最新の書籍は、69 人の専門家の実際の経験を基に、インテルのマルチコアおよびメニーコア・プロセッサーを最大限に利用するための創意工夫を紹介しています。

©2015 Intel Corporation. 無断での引用、転載を禁じます。* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。

intel®

法務上の注意書きと最適化に関する注意事項

本資料の情報は、現状のまま提供され、本資料は、明示されているか否かにかかわらず、また禁反言によるとよらずにかかわらず、いかなる知的財産権のライセンスも許諾するものではありません。製品に付属の売買契約書『Intel's Terms and Conditions of Sale』に規定されている場合を除き、インテルはいかなる責任を負うものではなく、またインテル製品の販売や使用に関する明示または黙示の保証 (特定目的への適合性、商品性に関する保証、第三者の特許権、著作権、その他、知的財産権の侵害への保証を含む) をするものではありません。
性能に関するテストに使用されるソフトウェアとワークロードは、性能がインテル® マイクロプロセッサー用に最適化されていることがあります。SYSmark* や MobileMark* などの性能テストは、特定のコンピューター・システム、コンポーネント、ソフトウェア、操作、機能に基づいて行ったものです。結果はこれらの要因によって異なります。製品の購入を検討される場合は、他の製品と組み合わせた場合の本製品の性能など、ほかの情報や性能テストも参考にして、パフォーマンスを総合的に評価することをお勧めします。

© 2015 Intel Corporation. 無断での引用、転載を禁じます。Intel、インテル、Intel ロゴ、Cilk、Intel Xeon Phi、VTune、Xeon は、アメリカ合衆国および / またはその他の国における Intel Corporation の商標です。

最適化に関する注意事項

インテル® コンパイラーは、互換マイクロプロセッサー向けには、インテル製マイクロプロセッサー向けと同等レベルの最適化が行われない可能性があります。これには、インテル® ストリーミング SIMD 拡張命令 2 (インテル® SSE2)、インテル® ストリーミング SIMD 拡張命令 3 (インテル® SSE3)、ストリーミング SIMD 拡張命令 3 補足命令 (SSSE3) 命令セットに関連する最適化およびその他の最適化が含まれます。インテルでは、インテル製ではないマイクロプロセッサーに対して、最適化の提供、機能、効果を保証していません。本製品のマイクロプロセッサー固有の最適化は、インテル製マイクロプロセッサーでの使用を目的としています。インテル® マイクロアーキテクチャーに非固有の特定の最適化は、インテル製マイクロプロセッサー向けに予約されています。この注意事項の適用対象である特定の命令セットの詳細は、該当する製品のユーザー・リファレンス・ガイドを参照してください。

改訂 #20110804